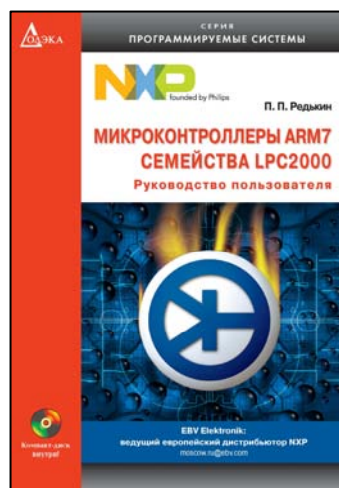


Издательство «Додэка-XXI» представляет новую книгу



Микроконтроллеры ARM7 семейства LPC2000 Руководство пользователя (+CD)

Автор: П. П. Редькин
Издательство: «Додэка-XXI»
ISBN: 978-5-94120-111-2
УДК: 004.31
ББК: 32.973-04
Объем: 560 с.
Формат: 70x100/16
Тираж: 2000
Дата выпуска: апрель 2007г.

Данная книга представляет собой не только подробное справочное пособие по микроконтроллерам семейства LPC2000, но и практическое руководство по их программированию и использованию для решения широкого круга задач по проектированию электронной аппаратуры.

В ней содержится полное описание микроконтроллеров семейства LPC2000, в том числе архитектуры ядра ARM7TDMI-S, системы команд, регистровой структуры и аппаратного построения основных и периферийных модулей LPC2000, а также рекомендации производителей по программированию и применению.

Книга содержит подробные описания программной среды разработки-отладки приложений IDE IAR Embedded Workbench и программы-загрузчика Flash-памяти LPC2000 Flash Utility с примерами, поясняющими возможности их практического применения.

Также приведены примеры алгоритмов и исходных текстов управляющих программ на языке C, демонстрирующих пользователю «в железе» работу ядра и периферийных узлов микроконтроллера. Все представленные программы написаны или протестированы лично автором книги, снабжены описаниями и комментариями, содержат драйверы периферийных устройств и могут использоваться в пользовательских приложениях на базе микроконтроллеров семейства LPC2000.

Предназначена для специалистов в области разработки электронной аппаратуры, радиолюбителей и студентов технических вузов.

Оглавление

Предисловие автора	9
Часть 1	
Справочная информация по семейству LPC2000	13
Глава 1. Общее описание микроконтроллеров LPC2000	14
1.1. Характерные особенности микроконтроллеров семейства LPC2000	14
1.2. Приложения	15
1.3. Особенности архитектуры	18
1.4. Процессорное ядро ARM7TDMI-S	18
1.4.1. Режимы работы и регистровые модели процессора в состоянии ARM	21
1.4.2. Способы адресации и система команд ARM	24
1.4.3. Регистровые модели процессора в состоянии THUMB	34
1.4.4. Система команд THUMB	35
1.4.5. Обработка исключительных ситуаций	39
1.4.6. Время реакции на прерывания	43
1.5. Flash-память на кристалле	44
1.6. Статическое ОЗУ на кристалле	44
1.7. Специальные регистры микроконтроллера	44
1.8. Блок-схемы микроконтроллеров LPC2000	45
Глава 2. Организация системной памяти	54
2.1. Массив системной памяти	54
2.2. Карта памяти и операционные режимы	59
2.3. Преобразование памяти	61
2.4. Аварийное прекращение работы выборки данных	62
Глава 3. Контроллер внешней памяти (ЕМС)	64
3.1. Функциональные характеристики	64

3.2. Описание	64
3.3. Регистры ЕМС	65
3.4. Интерфейс внешней памяти	67
3.5. Типичные шинные последовательности сигналов	69
3.6. Выбор внешней памяти	70
Глава 4. Блок управления системой	71
4.1. Основные функции	71
4.2. Линии интерфейса управления	71
4.3. Регистры интерфейса управления	72
4.4. Стабилизированный кварцевый генератор	73
4.4.1. Алгоритм выбора тактовой частоты	74
4.5. Входы внешних прерываний	74
4.5.1. Описание регистров	75
4.5.2. Множества выводов внешних прерываний	79
4.6. Управление памятью	80
4.6.1. Рекомендации по использованию возможности управления памятью	81
4.7. Встроенная система ФАПЧ	82
4.7.1. Описание регистров ФАПЧ	83
4.7.2. Прерывание от ФАПЧ	85
4.7.3. Режимы ФАПЧ	86
4.7.4. Система ФАПЧ и режим Power Down	86
4.7.5. Вычисление частоты ФАПЧ	87
4.7.6. Процедура настройки параметров системы ФАПЧ	87
4.8. Управление потребляемой мощностью	88
4.8.1. Описание регистров	89
4.8.2. Рекомендации по использованию управления потребляемой мощностью	93
4.9. Системный сброс	93
4.10. Делитель VPB	94
4.11. Таймер «пробуждения»	96
Глава 5. Модуль акселератора памяти (МАМ)	98
5.1. Описание	98
5.2. Состав модуля акселератора памяти	99
5.3. Банки Flash-памяти	100
5.4. Зашелки команд и защелки данных	100
5.5. Проблемы программирования Flash-памяти	100
5.6. Режимы работы модуля акселератора памяти	101
5.7. Конфигурация модуля акселератора памяти	102
5.8. Описание регистров модуля акселератора памяти	102
5.9. Рекомендации по использованию модуля акселератора памяти	104
Глава 6. Контроллер векторов прерываний (VIC)	105
6.1. Описание VIC	105
6.2. Регистры VIC	106
6.3. Источники прерываний	113
6.4. Ложные прерывания	114
6.5. Детальные исследования ложных прерываний	115
6.6. Рекомендации по использованию VIC	117
Глава 7. Цоколевка и назначение выводов	120
Глава 8. Блок коммутации выводов	178
8.1. Назначение	178
8.2. Описание регистров	178
8.3. Значения регистров выбора функций выводов	194
8.4. Управление загрузкой в микроконтроллерах с контроллером внешней памяти	194
Глава 9. Линии ввода/вывода общего назначения (GPIO)	195
9.1. Описание регистров GPIO	196
9.2. Рекомендации по использованию GPIO	199
Глава 10. Универсальный асинхронный приемопередатчик UART0	200
10.1. Описание регистров UART0	200
10.2. Архитектура UART0	208
Глава 11. Универсальный асинхронный приемопередатчик UART1	210
11.1. Описание регистров UART1	211
11.2. Архитектура UART1	223
Глава 12. Интерфейс I²C	225
12.1. Типовые особенности LPC2000	225
12.2. Общее описание	225
12.3. Операционные режимы I ² C	226
12.3.1. Режим ведущего передатчика	226
12.3.2. Режим ведущего приемника	229
12.3.3. Режим ведомого приемника	232
12.3.4. Режим ведомого передатчика	236
12.4. Описание выводов	239
12.5. Описание регистров	239
Глава 13. Интерфейс SPI	247
13.1. Архитектура блока SPI	247
13.2. Описание интерфейса SPI	248
13.2.1. Краткий обзор SPI	248
13.2.2. Передача данных через SPI	248

13.3. Детализация периферии SPI	250
13.3.1. Общая информация	250
13.3.2. Операции ведущего	250
13.3.3. Операции ведомого	251
13.3.4. Условия возникновения исключительных ситуаций SPI	252
13.4. Описание выводов SPI	253
13.5. Описание регистров SPI	254
Глава 14. Контроллеры CAN и приемные фильтры	258
14.1. Отличительные особенности контроллеров CAN семейства LPC2000	258
14.2. Описание выводов CAN	259
14.3. Карта памяти блока CAN	259
14.4. Регистры контроллера CAN	259
14.5. Операции контроллера CAN	274
14.5.1. Обработка ошибок	274
14.5.2. «Спящий» режим	275
14.5.3. Прерывания	275
14.5.4. Приоритет передачи	276
14.6. Центральные регистры CAN	276
14.7. Глобальный приемный фильтр	278
14.7.1. Регистры приемного фильтра	281
14.7.2. Примеры таблиц приемного фильтра и значений идентификаторов	284
14.8. Режим «fullCAN»	285
Глава 15. Таймеры TIMER0 и TIMER1	287
15.1. Общее описание	287
15.2. Архитектура таймера	288
15.3. Описание выводов	289
15.4. Описание регистров таймеров	289
15.5. Пример операций таймера	296
Глава 16. Широтно-импульсный модулятор (PWM)	298
16.1. Основные функциональные характеристики	298
16.2. Структура и общее описание модуля PWM	299
16.2.1. Правила изменения выходного сигнала в канале PWM с управлением одиночным перепадом	302
16.2.2. Правила изменения выходного сигнала в канале PWM с управлением двойным перепадом	302
16.3. Описание выводов PWM	303
16.4. Описание регистров PWM	303
Глава 17. Аналого-цифровой преобразователь (ADC)	312
17.1. Описание выводов ADC	312
17.2. Описание регистров ADC	314
17.3. Операции модуля ADC	317
17.3.1. Преобразование, вызываемое аппаратно	317
17.3.2. Генерация тактового сигнала	318
17.3.3. Прерывания	318
17.3.4. Влияние на точность АЦП цифровых цепей	318
Глава 18. Модуль часов-календаря реального времени (RTC)	319
18.1. Архитектура модуля RTC	319
18.2. Описание регистров RTC	320
18.2.1. Прерывания от модуля RTC	321
18.2.2. Смешанная группа регистров	322
18.2.3. Прерывание от инкрементирования счетчиков	323
18.2.4. Сигнальная маска	324
18.2.5. Регистры консолидированного времени	325
18.2.6. Группа счетчиков времени	326
18.2.7. Определение високосного года	327
18.2.8. Группа сигнальных регистров	327
18.3. Рекомендации по использованию модуля RTC	328
18.4. Делитель опорной частоты (предделитель) RTC	328
18.4.1. Примеры использования предделителя	330
18.4.2. Операции предделителя RTC	331
Глава 19. Сторожевой таймер (WDT)	332
19.1. Описание WDT	332
19.2. Описание регистров WDT	334
19.3. Рекомендации по использованию сброса от WDT и внешнего запуска	336
Глава 20. Организация и программирование Flash-памяти	337
20.1. Система Flash-памяти LPC2000	337
20.2. Загрузчик Flash-памяти	337
20.3. Карта памяти после сброса	338
20.4. Критерий действительного пользовательского программного кода	339
20.5. Коммуникационные протоколы	340
20.6. Блок-схема процесса загрузки	342
20.7. Номера секторов Flash-памяти	343
20.8. Защита кода от чтения	347
20.9. Команды ISP	348
20.10. Команды IAP	355
20.11. Интерфейс JTAG программирования Flash-памяти	361

Глава 21. Модуль ЦАП (DAC).....	362
21.1. Описание выводов ЦАП.....	362
21.2. Описание регистров ЦАП	362
21.3. Операции ЦАП.....	363
Глава 22. Встроенные логические схемы отладки (ICE)	364
22.1. Описание ICE	365
22.2. Описание выводов ICE	366
22.2.1. Состояние мультиплексированных выводов JTAG при сбросе	366
22.3. Описание регистров ICE	366
Глава 23. Встроенная макроячейка трассировки (ETM).....	368
23.1. Описание ETM	368
23.2. Конфигурация ETM.....	369
23.3. Описание выводов ETM	370
23.3.1. Мультиплексированные выводы ETM в состоянии сброса.....	370
23.4. Описание регистров ETM.....	370
Глава 24. Отладчик RealMonitor.....	372
24.1. Описание RealMonitor	372
24.2. Компоненты RealMonitor	373
24.3. Порядок работы Real Monitor	374
24.3.1. Разрешение работы RealMonitor	375
24.4. Обработка исключительных ситуаций	376
24.4.1. Обработка исключительных ситуаций RealMonitor	376
24.4.2. Инициализация RMTarget.....	377
24.5. Пример кода с использованием RealMonitor	377
24.6. Опции компоновки RealMonitor.....	379
Список рекомендуемой литературы к Части 1.....	381

Часть 2

Разработка и отладка приложений

на базе LPC2000	382
Глава 25. Интегрированная среда IDE IAR Embedded Workbench™	383
25.1. Структура IDE	384
25.1.1. Структура директорий IDE.....	384
25.1.2. Микроконтроллеры, поддерживаемые IDE	386
25.1.3. Типы файлов IDE.....	386
25.2. Создание проектов приложений в IDE	388
25.2.1. Параметры настройки нового проекта	388
25.2.2. Создание окна рабочей области	389
25.2.3. Создание нового проекта.....	390
25.2.4. Добавление файлов к проекту	392
25.2.5. Задание опций проекта	393
25.3. Компилирование и компоновка приложения.....	395
25.3.1. Компилирование исходных файлов.....	395
25.3.2. Анализ файла листинга	396
25.3.3. Компоновка приложения	398
25.3.4. Анализ файла карты компоновщика	400
25.4. Отладка приложения в режиме симуляции	400
25.4.1. Старт отладчика.....	401
25.4.2. Организация окон	402
25.4.3. Просмотр команд исходного текста.....	402
25.4.4. Отслеживание переменных	404
25.4.5. Установка и мониторинг точек останова.....	405
25.4.6. Отладка в режиме дизассемблирования	406
25.4.7. Мониторинг регистров	407
25.4.8. Мониторинг памяти.....	408
25.4.9. Просмотр окна терминала ввода/вывода	409
25.4.10. Завершение выполнения приложения.....	410
Глава 26. Совместное использование в приложении модулей на С и на ассемблере.....	411
26.1. Соглашение о вызовах	411
26.2. Добавление ассемблерного модуля к проекту.....	412
26.2.1. Модификации заданных установок проекта	412
26.2.2. Исследование ассемблерного файла листинга.....	414
26.2.3. Завершение компоновки проекта	414
Глава 27. Симуляция прерываний	415
27.1. Добавление программы обработки прерывания	415
27.1.1. Текст программы обработки прерывания	415
27.2. Задание параметров проекта	416
27.2.1. Установка среды симуляции.....	416
27.2.2. Определение макрофайла установок C-SPY	417
27.2.3. Определение опций C-SPY.....	417
27.2.4. Формирование проекта.....	418
27.2.5. Старт симулятора	419
27.2.6. Определение симулируемого прерывания	419
27.2.7. Задание точки останова немедленного чтения	420
27.3. Выполнение приложения	421
27.4. Использование макроопределений для прерываний и точек останова	421

Глава 28. Работа с модулями библиотек	423
28.1. Использование библиотек	423
28.2. Создание нового проекта	424
28.3. Создание библиотечного проекта	424
28.4. Использование библиотеки в прикладном проекте	425
Глава 29. Универсальный компоновщик IAR XLINK Linker™	426
29.1. Объектный формат	427
29.2. Функции IAR XLINK	427
29.3. Выходной формат	427
29.4. Входные файлы и модули	427
29.4.1. Библиотеки	428
29.4.2. Создание библиотек	428
29.5. Сегменты	429
29.5.1. Управление сегментами	429
29.5.2. Переадресация	430
29.5.3. Типы распределения сегментов	430
29.5.4. Типы сегментов памяти	431
29.5.5. Ошибки перекрытия	432
29.5.6. Ошибки диапазона	432
29.5.7. Примеры размещения сегментов	432
29.6. Настройки XLINK в IDE IAR Embedded Workbench	433
29.6.1. Опции XLINK	433
29.7. Примеры командных файлов компоновщика	435
Глава 30. Отладка приложений в целевой системе	441
30.1. Аппаратные средства отладчика C-SPY	442
30.2. Отладка с помощью аппаратных средств C-SPY	447
30.2.1. Старт отладчика	447
30.2.2. Задание контрольных точек в целевой системе	449
Глава 31. Запись пользовательских программ во Flash-память микроконтроллеров	451
31.1. Загрузка Flash-памяти с помощью LPC2000 Flash Utility	451
31.2. Загрузка Flash-памяти микроконтроллеров LPC2000 с помощью C-SPY	455
31.2.1. Задание загрузчика Flash-памяти	456
31.2.2. Механизм загрузки во Flash-память	458
31.2.3. Требования к компоновке	458
31.2.4. Порядок действий при загрузке во Flash-память	460
Глава 32. Общее описание настроек проектов в IAR EWARM	461
Глава 33. Пользовательские проекты на базе микроконтроллеров LPC2000	464
33.1. Платформа для создания приложений	464
33.2. Интерфейс ввода/вывода в целевой пользовательской системе	472
33.2.1. Интерфейс кнопок управления	472
33.2.2. Интерфейс ЖКИ	477
33.3. Первый пользовательский проект	481
33.4. Интерфейс обслуживания RTC	482
33.5. Интерфейс обслуживания АЦП	491
33.6. Интерфейс обслуживания ШИМ (PWM)	494
33.7. Интерфейс обслуживания UART	499
33.8. Интерфейс обмена с внешней памятью через I ² C	506
33.9. Интерфейс обмена с внешним устройством через SPI	516
33.10. Обслуживание внутрисхемного программирования IAP	526
Список рекомендуемой литературы к Части 2	529
Краткий словарь терминов	531
Предельно допустимые параметры микроконтроллеров LPC2000	534
Статические характеристики микроконтроллеров LPC2000	536
Статические характеристики АЦП микроконтроллеров LPC2000	552
Динамические характеристики микроконтроллеров LPC2000	554
Принципиальная схема одного из возможных исполнений интерфейса Wiggler	556
Таблица фонтов (шрифтов) для русифицированного ЖКИ со встроенным контроллером управления, совместимым с HD44780	557
Материалы, размещенные на компакт-диске	558

